

## Поглавље 10

# *A/D* и *D/A* претварачи

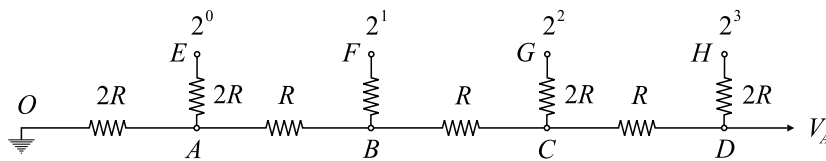
У овом поглављу излажу се саставни делови, принцип рада као и основни тип *D/A* претварача. Слично, излажу се поступци истовременог, бројачког и апроксимативно узастопног *A/D* претварања као и одговарајући *A/D* претварачи.

## 10.1 $D/A$ претварачи

$D/A$  претварачи су саставни део неких типова  $A/D$  претварача па према томе по својој структури једноставнији од  $A/D$  претварача. Због тога ће прво бити приказани  $D/A$  претварачи, а потом и  $A/D$  претварачи.

### 10.1.1 Бинарна лествица

Основни саставни део  $D/A$  претварача је отпорничка мрежа под називом *бинарна лествица*. На слици 10.1 приказана је бинарна лествица за случај четворобитног улаза.



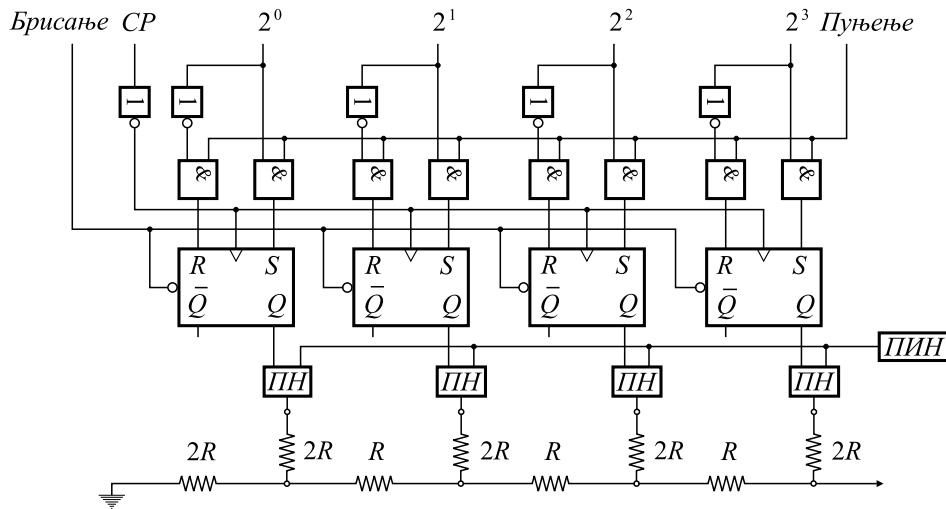
Слика 10.1: Бинарна лествица за четворобитни улаз

На улаз бинарне лествице означен са  $2^0$  доводи се бит најмање бинарне тежине и тако редом све до улаза означеног са  $2^3$  где се доводи бит највеће бинарне тежине. За битове 0 и 1 усвајају се два различита напонска нивоа, нпр. 0 волти означава бит 0, а  $+V$  волти означава бит 1, при чему  $+V$  може бити произволна усвојена вредност. Ова бинарна лествица има следећу особину: бит 1 на улазу највишег разреда са битовима 0 на свим осталим улазима даје на излазу бинарне лествице напон  $V_A = V/2$ ; бит 1 на улазу следећег нижег разреда са битовима 0 на свим осталим улазима даје на излазу напон  $V_A = V/4$ ; бит 1 на следећем нижем разреду са битовима 0 на свим осталим улазима даје на излазу напон  $V_A = V/8$ ; и најзад бит 1 на улазу најнижег разреда са битовима 0 на свим осталим улазима даје на излазу напон  $V_A = V/16$ . У случају битова 1 на више од једног улаза излазни напон се добија као збир излазних напона у основним случајевима. На пример бинарни улаз 1010 даје на излазу бинарне лествице напон  $V_A = V/2 + V/8 = 5V/8$ .

### 10.1.2 Логички дијаграм, објашњење рада

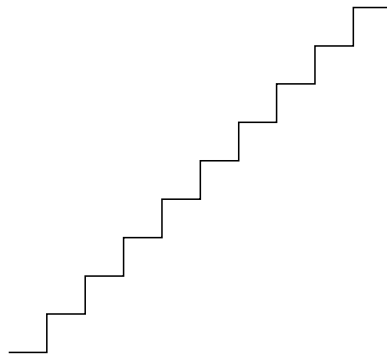
На слици 10.2 је приказан логички дијаграм четворобитног  $D/A$  претварача.

Приказани  $D/A$  претварач се састоји из бинарне лествице, четворобитног регистра, појачавача нивоа означених са  $ПН$  и прецизног извора напона означеног са  $ПИН$  који снабдева појачаваче нивоа са прецизним напоном од  $10 V$ . Појачавачи нивоа на свом излазу дају напон од  $10 V$  када је на једном од њихових улаза присутан излаз 1 из одговарајућег флип флопа. У противном излаз појачавача нивоа је  $0 V$ . Следи да је  $+V$  волти, што је коришћено код бинарне лествице, уствари  $10 V$ .

Слика 10.2: Логички дијаграм четворобитног  $D/A$  претварача

Две важне пробе исправности рада  $D/A$  претварача су испитивање монотоности и тачности.

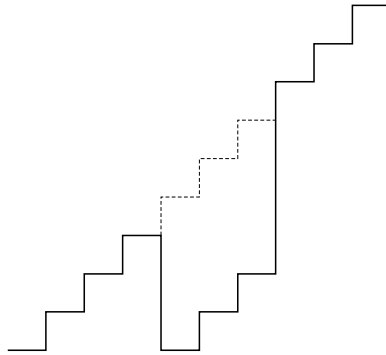
Монотоност је исправна ако се излазни напон  $D/A$  претварача повећава као што је приказано на слици 10.3 у случају да се улазни дигитални сигнал  $D/A$  претварача повећава што се обезбеђује помоћу бројача.

Слика 10.3: Илустрација исправне монотоности  $D/A$  претварача

Излаз  $D/A$  претварача чија монотоност није исправна је приказан на слици 10.4.

Тачност је мера блискости стварног излазног напона  $D/A$  претварача и теоријски очекиваног. Тачност зависи од тачности отпорника и коришћеног напојног напона. На пример ако излазни напон треба да буде  $+10\text{ V}$  и ако је тачност  $\pm 10\%$  стварни напон ће бити у границама од  $+9\text{ V} \div +11\text{ V}$ .

Још једна карактеристика  $D/A$  претварача је осетљивост која оз-



Слика 10.4: Илустрација неисправне монотонности D/A претварача

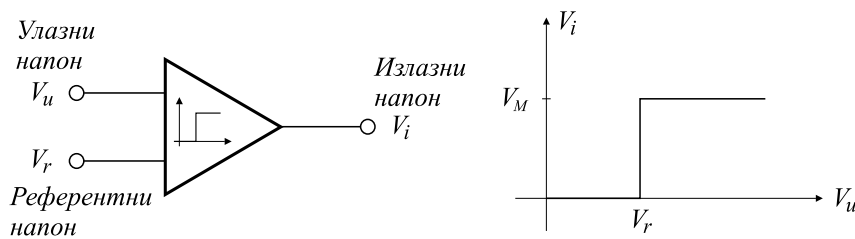
начава најмању промену излазног напона. Очигледно, осетљивост је у вези са бројем бита улазне речи D/A претварача. На пример, за четворобитни D/A претварач где је напон напајања бинарне лествице  $+V = 16\text{ V}$  промена бита најнижег разреда са 0 на 1 изазива промену излазног напона за  $\frac{+V}{16} = \frac{16V}{16} = 1V$ .

Осетљивост и тачност треба да буду сагласни. На пример, неприхватљиво је да осетљивост буде  $10\text{ mV}$  а тачност  $\pm 100\text{ mV}$ , или да је осетљивост  $1V$  а тачност  $1\text{ mV}$ .

## 10.2 A/D претварачи

### 10.2.1 Истовремено претварање

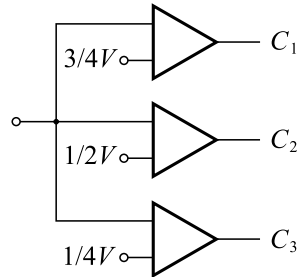
A/D претварач са тз. истовременим претварањем аналогног сигнала (напона) опсега од  $0 \div V$  волти у  $n$ -битни код користи  $2^n - 1$  компаратор. На слици 10.5 је приказан симбол и карактеристика компаратора.



Слика 10.5: Симбол и карактеристика компаратора

Само име компаратора говори да се помоћу ове компоненте врши упоређивање и то два улазна сигнала од којих је један аналогни сигнал, који треба претворити у одговарајући дигитални сигнал, а други је референтни сигнал са којим се врши поређење. Карактеристика компаратора објашњава шта и како компаратор ради. Све док је улазни

аналогни сигнал мањи од референтног сигнала на излазу компаратора је сигнал низак тј.  $0 V$ , а када је улазни аналогни сигнал већи од референтног сигнала онда је излазни сигнал компаратора висок тј.  $V_M V$ . На слици 10.6 су приказани компаратори за случај претварања аналогног сигнала у 2-битни код.



Слика 10.6: Компаратори  $A/D$  претварача у 2-битни код

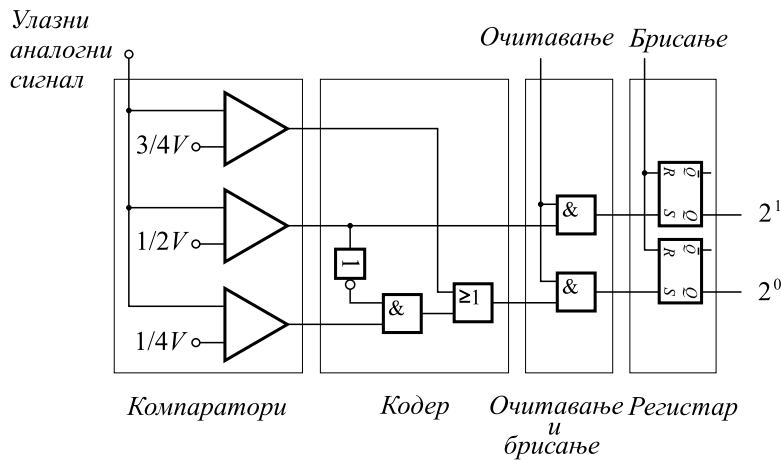
У табели 10.1 су приказани излазни сигнали компаратора са слике 10.6 за различите опсеге улазног аналогног сигнала.

Улазни сигнал	$C_1$	$C_2$	$C_3$
$0 \div \frac{1}{4}V$	Низак	Низак	Низак
$\frac{1}{4}V \div \frac{1}{2}V$	Висок	Низак	Низак
$\frac{1}{2}V \div \frac{3}{4}V$	Висок	Висок	Низак
$\frac{3}{4}V \div V$	Висок	Висок	Висок

Табела 10.1: Излази компаратора  $A/D$  претварача у 2-битни код

Излазни сигнали компаратора се даље обрађују у циљу добијања дво-битног директног бинарног кода, као што је приказано на слици 10.7, на којој је дат комплетан логички дијаграм разматраног  $A/D$  претварача.

Сигнали *брисање* и *очитавање* су периодични сигнали у виду пулсева који су померени један у односу на други за један пулс и то сигнал брисање претходи сигналу очитавање. Јединични пулс *брисање*, пошто се доводи на  $R$  улазе  $SR$  флип флопова регистра, поставља флип флопове регистра у стање 0. Јединични пулс *очитавање* омогућава да се бинарни код аналогног сигнала са излаза кодера пренесе у регистар. Између два очитавања излаз кодера може да се мења али то неће имати никаквог утицаја на излаз  $A/D$  претварача. Захваљујући компараторима, улазни аналогни сигнал, који се у општем случају стално мења, се претвара у уређени скуп бинарних сигнала, који се уз коришћење кодера претварају у жељени дигитални код одређеног броја битова. Овако добијени дигитални код није постојан и стално се мења због сталне промене вредности улазног аналогног сигнала. Због тога се, као што је већ речено, дигитални код који се добија на излазу кодера, меморише периодично помоћу регистра.

Слика 10.7: Логички дијаграм  $A/D$  претварача

Недостатак овог претварача је у томе што се повећањем броја битова у излазној речи јако увећава број потребних компаратора.

### 10.2.2 Бројачки поступак претварања

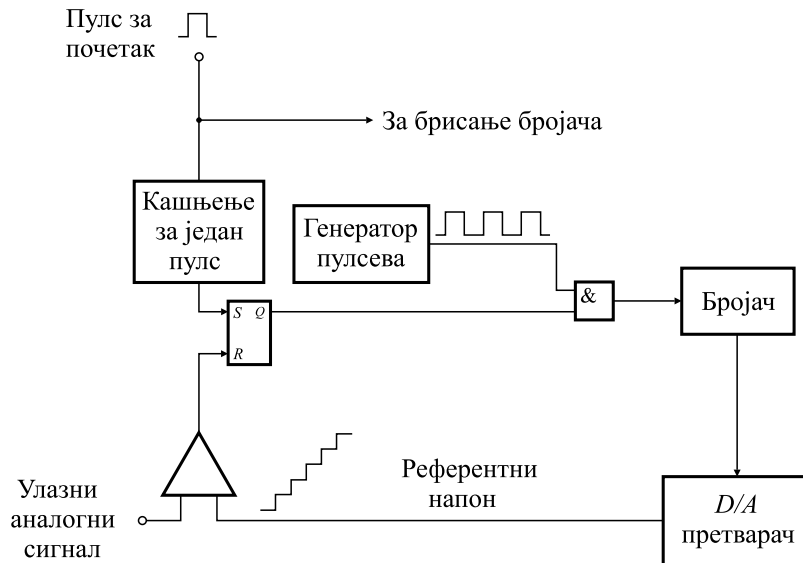
Логички дијаграм  $A/D$  претварача код кога је заступљен бројачки поступак претварања је приказан на слици 10.8.

Пулс за почетак рада брише излазе бројача и активира елемент кашњења за један пулс а излаз елемента кашњења поставља  $SR$  флип флоп у стање 1. На тај начин се омогућава пролаз пулсева из генератора пулсева кроз И логички елемент ка бројачу. Бројач броји а његов излаз се помоћу  $D/A$  претварача претвара у степенasti аналогни референтни напон. Када улазни аналогни напон постане једнак референтном или мањи од референтног излаз компаратора постаје једнак 1 што мења стање  $SR$  флип флопа у 0, пулсеви из генератора се не пропуштају кроз И логички елемент ка бројачу. Бројач престаје да броји а број на излазу бројача је *реч* која одговара улазном аналогном напону.

Недостатак овог претварача је дуго време претварања пошто бројач сваки пут почиње да броји од нуле. Овај недостатак се отклања код тз. непрекидног претварања које представља такође бројачки поступак претварања нешто модификован у односу на већ изложени. Модификација се састоји у томе да бројач не броји увек од нуле већ од последњег одбројаног броја. То подразумева да бројач може да броји у оба смера навише и наниже.

### 10.2.3 Узастопно апроксимативно претварање

Логички дијаграм  $A/D$  претварача са узастопно апроксимативним претварањем је приказан на слици 10.9.



Слика 10.8: Логички дијаграм A/D претварача са бројачким поступком претварања

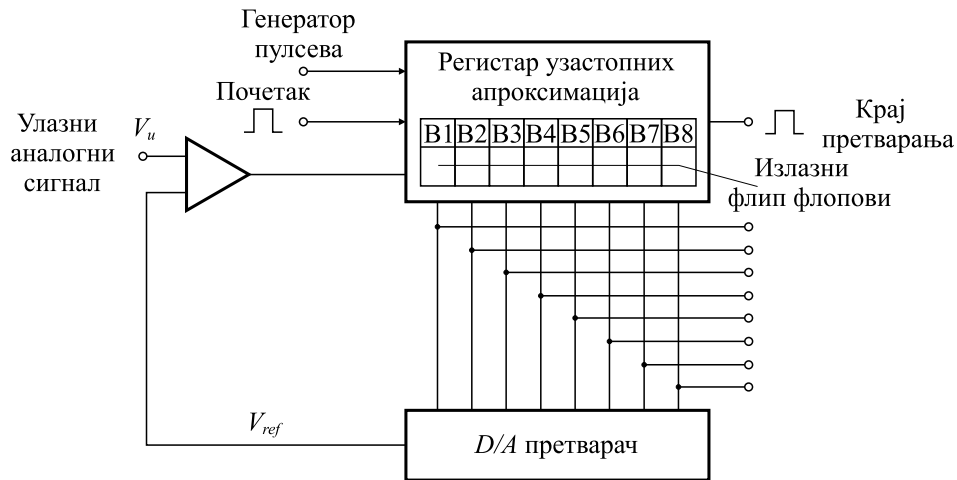
Пулс *Почетак* поставља регистар узастопних апроксимација у стање 10000000.

**Напомена 10.1** На слици 10.9 узето је да се ради о осмобитном регистру.

D/A претварач ову реч претвара у аналогни напон једнак једној половини од целог опсега. Ако је улазни аналогни напон већи од оваквог референтног напона компаратора сигнал 1 остаје на излазу флип флопа В1. Следећи пулс генератора пулсева поставља регистар у стање 11000000. Излаз D/A претварача је сада напон једнак три четвртине од пуног опсега. Да ли ће сигнал 1 остати и на излазу флип флопа В2 зависи од тога да ли је  $V_u > V_{ref}$ . Када сви флип флопови регистра заузму стабилна стања појављује се пулс *Крај претварања* а достигнуто стање регистра је реч која одговара улазном аналогном напону. Рад оваквог претварача се илуструје следећим примером.

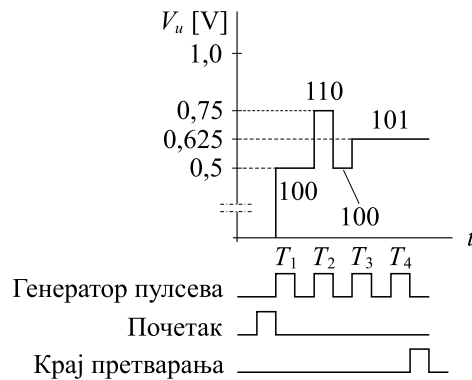
**Пример 10.1** Размотрити претварање улазног аналогног напона  $V_u = 0,625 V$  при пуном опсегу од  $1 V$  и при тробитном регистру узастопних апроксимација у одговарајући дигитални сигнал.

Пулс ПОЧЕТАК поставља регистар у стање 100 што повлачи да је  $V_{ref} = 0,5 V$ . Пошто је  $0,5 V < 0,625 V$  сигнал 1 остаје на излазу флип флопа највишег разреда. Следећи пулс генератора пулсева поставља регистар у стање 110 што повлачи да је  $V_{ref} = 0,75 V$ . Пошто је  $0,75 V > 0,625 V$  сигнал 1 не остаје на излазу флип флопа следећег нижег разреда тако да се регистар враћа на претходно стање 100. Следећи пулс генератора пулсева поставља регистар у стање 101 што повлачи да је  $V_{ref} = 0,625 V$ .



Слика 10.9: Логички дијаграм A/D претварача са узастопно апроксимативним претварањем

Пошто је  $0,625 V = 0,625 V$  сигнал 1 остаје на излазу флип флопа најнижег разреда. После тога појављује се пулс КРАЈ ПРЕТВАРАЊА и реч 101 одговара улазном аналогном напону  $V_u = 0,625 V$ . Временски дијаграм догађаја из овог примера је приказан на слици 10.10.



Слика 10.10: Временски дијаграм догађаја из примера 10.1